

09/8E 833

Express Mail No. EL897870313US

5500
#4
12-18-01

MODULARIO
I.C.A. - 101



— Express Mail No. EL897870313US —

MINISTERO DELL'INDUSTRIA, DEL COMMERCIO E DELL'ARTIGIANATO

DIREZIONE GENERALE DELLA PRODUZIONE INDUSTRIALE
UFFICIO ITALIANO BREVETTI E MARCHI



Autenticazione di copia di documenti relativi alla domanda di brevetto per Invenzione Industriale

N. MI2000.A.001044

*Si dichiara che l'unità copia è conforme ai documenti originali
depositati con la domanda di brevetto sopraspecificata, i cui dati
risultano dall'accluso processo verbale di deposito*

Roma, il 26 MAR 2001

IL DIRETTORE DELLA DIVISIONE

ing. DI CARLO

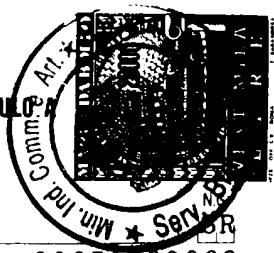
Di Carlo

AL MINISTERO DELL'INDUSTRIA DEL COMMERCIO E DELL'ARTIGIANATO

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO

MODULO B



A. RICHIEDENTE (I)

1) Denominazione **STMicroelectronics S.r.l.**Residenza **Agrate Brianza (MI)**codice **00951900968**

2) Denominazione

Residenza

codice

B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

FERRARI Barbara et al.

cognome nome

cod. fiscale

denominazione studio di appartenenza

Botti & Ferrari S.r.l.via **Locatelli**n. **5**città **Milano**cap **20124**(prov) **MI**

C. DOMICILIO ELETTIVO destinatario

via

n. **5**

città

cap

(prov)

D. TITOLO

classe proposta (sez/cl/scl)

gruppo/sottogruppo

Dispositivo integrato con struttura d'isolamento a trench e relativo processo di realizzazione.ANTICIPATA ACCESSIBILITÀ AL PUBBLICO: SI NO

SE ISTANZA: DATA

N° PROTOCOLLO

E. INVENTORI DESIGNATI

cognome nome

1) **LEONARDI Salvatore**

cognome nome

2)

3)

4)

F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato

SCIOLGIMENTO RISERVE

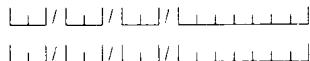
Data **20/05/2000** N° Protocollo

1)

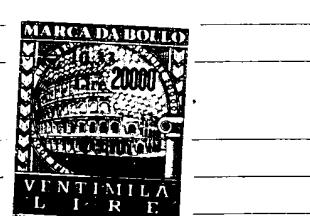
5)

2)

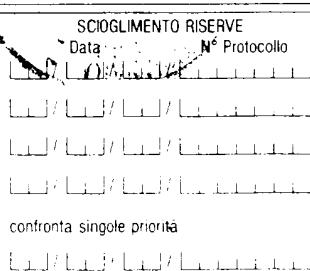
6)



G. CENTRO ABILITATO DI RACCOLTA COLTURE DI MICRORGANISMI, denominazione



H. ANNOTAZIONI SPECIALI



DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) **2** PROV n. pag. **20**

riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare)

Doc. 2) **2** PROV n. tav. **07**

disegno (obbligatorio se citato in descrizione, 1 esemplare)

Doc. 3) **1** RISlettera d'incarico, procura **XXXXXXXXXXXXXX**Doc. 4) **10** RIS

designazione inventore

Doc. 5) **10** RIS

documenti di priorità con traduzione in italiano

Doc. 6) **10** RIS

autorizzazione o atto di cessione

Doc. 7) **0**

nominativo completo del richiedente

9) attestato di versamento totale lire

Cinquecentosessantacinquemila

obbligatorio

COMPILATO IL **11 05 2000**

FIRMA DEL(I) RICHIEDENTE(I)

FERRARI BarbaraCONTINUA SI/NO **NO**

DEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO

SI

UFFICIO PROVINCIALE IND. COMM. ART. DI

MILANO

15

VERBALE DI DEPOSITO

N. UFFICIO DI DOMANDA

MI2000A 001044

DUEMILA**UNDICI**

L. ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE

MAGGIO



RIASSUNTO INVENZIONE CON IL
NUMERO DOMANDA M12c 3A001084

LO PRINCIPALE, DESCRIZIONE E RIVENDICAZIONE

REG. A

D... DI DEPOSITO

NUMERO BREVETTO

DATA DI RILASCIO

11/05/2002

D. TITOLO **Dispositivo integrato con struttura d'isolamento a trench e relativo processo di realizzazione.**

E. RIASSUNTO

L'invenzione riguarda un dispositivo integrato del tipo comprende un substrato (1), sul quale sono stati realizzati uno strato sepolto (2) ed una regione epitassiale (3), nonché una struttura d'isolamento (10) atta a definire una pluralità di sacche di isolamento (IS) per l'integrazione dei componenti del dispositivo integrato, la struttura d'isolamento (10) comprendendo una pluralità di regioni dielettricamente isolate o trench di dielettrico (4*), internamente riempite con materiale conduttore a formare una pluralità di regioni di contattatura (5*) verso regioni sepolte del dispositivo stesso, le regioni sepolte comprendendo in particolare il substrato (1) e lo strato sepolto (2).

M. DISEGNO

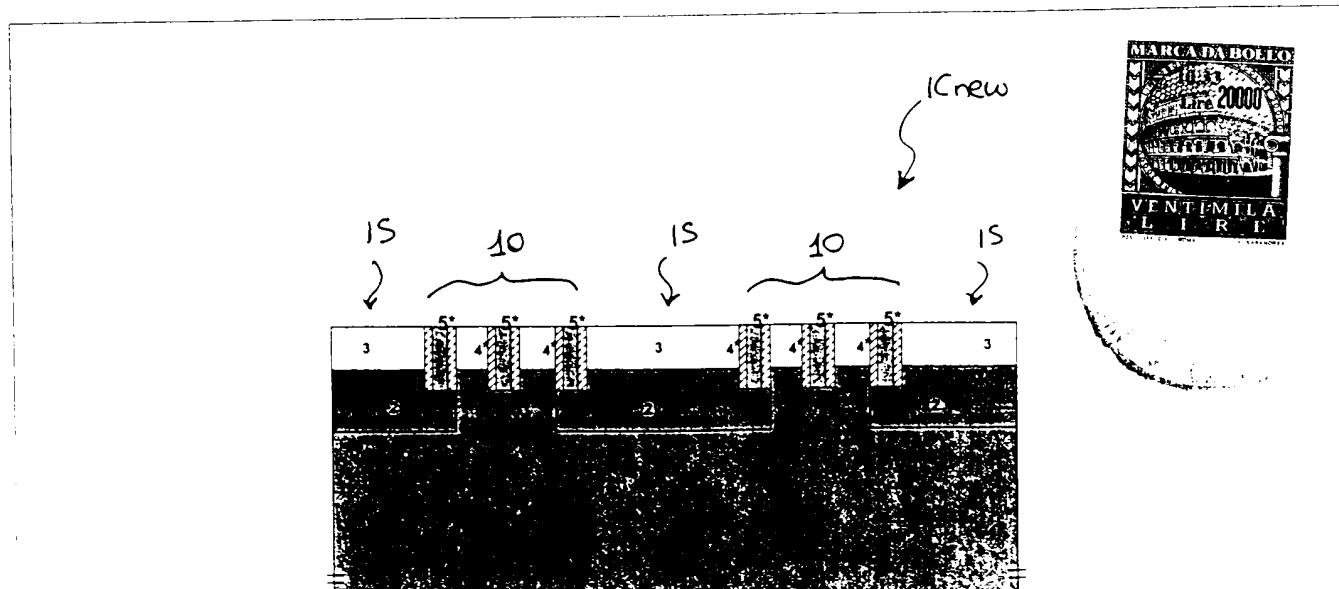


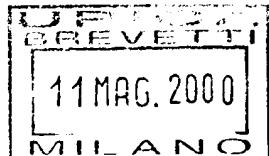
Figura 4

Domanda di brevetto per invenzione industriale dal titolo: "**Dispositivo integrato con struttura d'isolamento a trench e relativo processo di realizzazione**"

a nome di: **STMicroelectronics Srl**

5 con sede in: **Agrate Brianza (MI)**

* * * * *



DESCRIZIONE

Campo di applicazione

La presente invenzione fa riferimento ad un dispositivo
10 integrato con struttura d'isolamento.

Più specificatamente l'invenzione si riferisce ad un dispositivo integrato del tipo comprende un substrato, sul quale sono stati realizzati uno strato sepolto ed una regione epitassiale, nonché una struttura d'isolamento atta a definire una pluralità di sacche di isolamento per l'integrazione dei componenti del dispositivo integrato.
15

L'invenzione fa altresì riferimento ad un processo di realizzazione di un tale dispositivo integrato con struttura d'isolamento.

Arte nota

Come è noto, nella maggior parte dei dispositivi integrati a
20 semiconduttore, l'isolamento elettrico dei componenti integrati viene realizzato tramite la tecnica cosiddetta dell'isolamento a giunzione.

In Figura 1 è stata rappresentata in modo schematico una sezione verticale di un dispositivo integrato IC con strutture d'isolamento di tipo noto. In particolare, tale dispositivo integrato IC
25 comprende sacche A, di un primo tipo di drogante, nel caso illustrato di

M 2 0 0 0 A 0 0 1 0 4 4

tipo N, destinate a contenere componenti di vario tipo. Tali componenti sono ad esempio di tipo bipolare e/o di tipo MOS.

Le sacche A sono delimitate da una regione d'isolamento B di un secondo tipo di drogante, di segno opposto rispetto al primo tipo di drogante, nel caso illustrato di tipo P. Tali sacche A risultano quindi elettricamente isolate per polarizzazione inversa delle giunzioni P-N definite dalle sacche A e dalla regione d'isolamento B: si parla di "isolamento a giunzione".

L'efficacia di tale isolamento a giunzione dipende dal tipo di componenti integrati all'interno delle sacche A oltre che dal tipo di circuiteria compresa nel dispositivo integrato IC.

E' opportuno notare però che durante le diverse condizioni di funzionamento del dispositivo integrato IC la situazione di polarizzazione inversa delle giunzioni P-N definite dalle sacche A e dalla regione d'isolamento B non può sempre essere mantenuta. Inoltre, effetti capacitivi e/o induttivi dovuti alla presenza di vari strati o al tipo di polarizzazione a cui essi sono sottoposti, rendono precario l'isolamento elettrico dei componenti integrati nelle sacche A tramite la tecnica dell'isolamento a giunzione.

Tale tecnica comporta infine l'utilizzo di molta area di silicio. Infatti, l'area occupata da un componente attivo integrato all'interno di una sacca A, indipendentemente dal tipo, risulta notevolmente più piccola rispetto all'area occupata dalla regione d'isolamento B, la quale comprende strati profondi e quindi parecchio estesi.

Esistono essenzialmente due diversi tipi di tecnologie di

processo note per realizzare un dispositivo integrato con struttura d'isolamento a giunzione secondo l'arte nota.

Secondo una tecnologia cosiddetta low power, come schematicamente illustrato in Figura 2, a partire da un materiale 5 semiconduttore di tipo P (substrato 1) si effettua una fase di mascheratura, impianto e diffusione di drogante tipo N, necessario per la realizzazione di uno strato sepolto 2 di tipo N+.

In particolare, tale strato sepolto 2 rappresenta la regione di collettore o di drain rispettivamente per componenti bipolari NPN o di 10 tipo VDMOS.

Si cresce quindi una regione epitassiale 3 di tipo N, seguita da una fase di mascheratura, impianto e diffusione di drogante tipo P a realizzare regioni di isolamento 4 che assicurano l'isolamento laterale delle sacche d'isolamento IS definite dalla regione epitassiale 3 e dallo 15 strato sepolto 2.

Una successiva fase di mascheratura, impianto e diffusione con drogante tipo N realizza regioni di sinker 5 in corrispondenza all'estremità dello strato sepolto 2. Tali regioni di sinker 5 permettono il contatto dalla superficie del dispositivo integrato IC dello strato sepolto 20 2.

All'interno delle sacche d'isolamento IS di tipo N, delimitate da regioni a drogante di tipo P, in particolare il substrato 1 e la regione di isolamento 4, verranno integrati altri strati necessari a completare i vari tipi di componenti, quali regioni di P-well ed N-well, aree attive, ecc..

25 La definizione di regioni di arricchimento superficiale, di aree

di contatto e la relativa fase di metallizzazione e passivazione, concludono la lavorazione dell'intero dispositivo integrato IC.

Nel caso invece di tecnologia VIPower, come illustrato in Figura 3, i componenti di potenza a flusso di corrente verticale, come 5 per esempio i dispositivi VIPower, comprendono un substrato di tipo N.

In tal caso, la sequenza di processo che porta alla definizione di un dispositivo integrato IC con sacche d'isolamento IS a giunzione, parte da un materiale semiconduttore 1a di tipo N+ e comprende inizialmente una fase di realizzazione di una prima regione epitassiale 10 1b di tipo N-, seguita da una fase di mascheratura, impianto e diffusione di drogante tipo P necessario per la realizzazione di uno strato sepolto 1c della sacca d'isolamento.

In particolare, lo strato sepolto 1c, oltre a realizzare parte dell'isolamento sepolto della circuiteria di pilotaggio o regione LV, 15 permette di realizzare in questo caso anche parte della regione di base del componente NPN di potenza o regione HV.

Una successiva fase di mascheratura, impianto e diffusione con drogante tipo N da realizzarsi in corrispondenza dello strato sepolto 1c, provvede alla delimitazione di bulk delle regioni 2 di tipo N destinate 20 a contenere componenti vari di circuiteria, come illustrato in relazione alla realizzazione nota di Figura 1.

Tale strato sepolto 1c, oltre a realizzare l'emettitore del componente NPN di potenza nella regione HV, funge anche da collettore sepolto o da drain sepolto, rispettivamente per i componenti NPN e 25 VDMOS di segnale nella regione LV.



Una ulteriore regione epitassiale 3 è necessaria per permettere la realizzazione delle sacche IS di tipo N isolate la cui delimitazione completa sarà ottenuta con l'ulteriore fase di mascheratura, impianto e diffusione di tipo P per realizzare le regioni di isolamento 4, sulla 5 regione epitassiale 3 e tale da permettere la continuità elettrica con la regione sepolta 1c.

Le regioni di isolamento 4 costituiscono anche parte della base del componente bipolare NPN di potenza.

Definite le regioni di isolamento 4, una successiva fase di 10 mascheratura, impianto e diffusione con drogante tipo N realizza le regioni di sinker 5 in corrispondenza ed all'estremità dello strato sepolto 2, per permettere il contatto dalla superficie del dispositivo integrato IC dello strato sepolto 2.

Completate queste fasi, all'interno delle sacche d'isolamento IS 15 di tipo N comprendenti lo strato sepolto 2 e la regione epitassiale 3 verranno integrati gli altri strati per completare la realizzazione dei vari tipi di componenti, quali regioni di P-well ed N-well, aree attive, ecc..

La definizione di regioni di arricchimento superficiale, di aree di contatto e la relativa fase di metallizzazione e passivazione, 20 concludono la lavorazione del dispositivo integrato IC.

E' opportuno notare che entrambe le strutture a sacche d'isolamento IS di tipo note descritte in precedenza risultano pressoché identiche. Le uniche differenze consistono nel tipo di substrato, di tipo P o di tipo N e nella integrazione della regione 1c in tecnologia VIPower.

25 Scopo della presente invenzione è quello di realizzare un

dispositivo integrato con una struttura di isolamento di tipo a dielettrico con ridotte dimensioni dell'area d'ingombro che migliori l'isolamento elettrico dei componenti integrati nelle sacche di isolamento, riducendo nel contempo le dimensioni d'ingombro della struttura d'isolamento 5 stessa, detta struttura risultando inoltre utilizzabile in tutti i dispositivi a semiconduttore (di bassa ed alta tensione) in cui è presente una sacca d'isolamento realizzata tramite la tecnica d'isolamento a giunzione.

Sommario dell'invenzione

L'idea che sta alla base della presente invenzione è quella di 10 realizzare un dispositivo integrato con una struttura d'isolamento comprendente regione a trench di dielettrico per assicurare l'isolamento laterale dei componenti, internamente riempite con materiale conduttore, in modo da poter contattare le regioni sepolte a partire dalla superficie.

15 Sulla base di tale idea di soluzione il problema tecnico è risolto da un dispositivo integrato con struttura d'isolamento del tipo precedentemente indicato e definito dalla parte caratterizzante della rivendicazione 1.

Il problema è altresì risolto da un processo di realizzazione di 20 un dispositivo integrato con struttura d'isolamento del tipo precedentemente indicato e definito dalla parte caratterizzante della rivendicazione 9.

Le caratteristiche ed i vantaggi del dispositivo integrato con struttura d'isolamento secondo l'invenzione risulteranno dalla 25 descrizione, fatta qui di seguito, di suoi esempi di realizzazione dati a

titolo indicativo e non limitativo con riferimento ai disegni allegati.

Breve descrizione dei disegni

In tali disegni:

- la Figura 1 mostra schematicamente in sezione un dispositivo integrato con struttura d'isolamento a giunzione realizzato secondo l'arte nota;
- la Figura 2 mostra schematicamente in sezione un dispositivo integrato con struttura d'isolamento a giunzione realizzato con la nota tecnologia low power;
- 10 - la Figura 3 mostra schematicamente in sezione un dispositivo integrato con struttura d'isolamento realizzato con la nota tecnologia VIPower;
- la Figura 4 mostra schematicamente in sezione un dispositivo integrato con struttura d'isolamento a trench secondo 15 l'invenzione;
- le Figure da 5 a 5e mostrano successive fasi di processo per la realizzazione del dispositivo integrato con struttura d'isolamento a trench secondo l'invenzione;
- le Figure da 6 a 10 mostrano varianti di realizzazione ed 20 applicazione del dispositivo integrato con struttura d'isolamento a trench secondo l'invenzione.

Descrizione dettagliata

Con riferimento a tali figure, ed in particolare alla Figura 4, un dispositivo integrato con struttura d'isolamento a trench secondo 25 l'invenzione è globalmente e schematicamente indicato come ICnew.

Come visto in relazione ai dispositivi integrati secondo tecniche note, il dispositivo integrato ICnew comprende un substrato 1, sul quale sono stati realizzati uno strato sepolto 2 ed una regione epitassiale 3.

5 Il dispositivo integrato ICnew comprende inoltre una struttura di isolamento 10 atta a definire una pluralità di sacche di isolamento IS nelle quali sono integrati i componenti del dispositivo integrato ICnew.

Vantaggiosamente secondo l'invenzione, detta struttura di isolamento 10 comprende una pluralità di regioni dielettricamente 10 isolate a trench di dielettrico 4*, internamente riempite con polisilicio opportunamente drogato o con altro materiale conduttore a formare una pluralità di regioni di contattatura 5*, in grado di mettere in contatto le regioni sepolte 1 e 2 con la superficie del dispositivo integrato ICnew.

In particolare, vantaggiosamente secondo l'invenzione, le 15 regioni a trench di dielettrico 4* assicurano l'isolamento laterale dei componenti, mentre le regioni di contattatura 5* interne alle regioni 4* assicurano il contatto dalla superficie del dispositivo integrato ICnew delle regioni sepolte 1 e 2. Tali regioni 4* e 5* vengono realizzate in corrispondenza dei bordi delle sacche di isolamento IS in contatto con lo 20 strato sepolto 2 e nelle aree fra dette sacche IS in contatto con il substrato 1.

Inoltre è opportuno notare che è possibile realizzare una struttura di isolamento a trench secondo l'invenzione a partire da tutte le strutture e da tutti i dispositivi a semiconduttore che comprendono 25 strutture d'isolamento a giunzione.



Una tale struttura d'isolamento a trench 10 risulta vantaggiosa per molti aspetti. Primo tra tutti, l'isolamento laterale dei componenti risulta di tipo a dielettrico piuttosto che di tipo a giunzione, consentendo così di eliminare tutti gli effetti parassita descritti in 5 precedenza in relazione alle soluzioni note.

L'utilizzo della struttura d'isolamento a trench 10 secondo l'invenzione permette inoltre di ridurre sensibilmente le dimensioni d'ingombro dell'intero dispositivo integrato ICnew (di almeno un fattore 2), poiché com'è noto per i dispositivi isolati a giunzione, la maggior 10 parte dell'area d'ingombro di ogni componente elementare dipende principalmente dalla regione d'isolamento 4 oltre che dalla regione di sinker 5, che sono state sostituite nella soluzione secondo l'invenzione da una pluralità di trench 4* riempiti sicuramente meno ingombranti.

Oltre a ridurre considerevolmente l'area d'ingombro di silicio, 15 la presenza dei trench di dielettrico assicura comunque una maggiore tenuta in tensione delle sacche d'isolamento IS dal momento che il dielettrico ha un campo critico parecchio più grande del silicio.

I trench di dielettrico 4* fungono anche da regioni di interfaccia tra più sacche vicine o da regioni di bordo, consentendo così 20 al dispositivo di espletare più funzioni elettriche senza ricorrere a soluzioni tecnologiche o circuitali particolari.

Per ultimo, ma non meno importante, come si vedrà di seguito, la presenza dei trench di dielettrico non apporta costi aggiuntivi rispetto alla sacca d'isolamento realizzata secondo processi 25 d'integrazione standard dal momento che entrambe le fasi di

mascheratura, impianto e diffusione rispettivamente delle regioni d'isolamento 4 e di sinker 5 vengono eliminate e sostituite secondo invenzione, con una fase di mascheratura, attacco del silicio (realizzazione dei trench), ossidazione e riempimento con materiale 5 conduttore.

Vediamo ora più in dettaglio la sequenza di processo per realizzare un dispositivo integrato con struttura d'isolamento a trench riempiti secondo invenzione.

In particolare, tale sequenza di processo prevede l'integrazione 10 di trench di dielettrico riempiti di materiale conduttore, per esempio polisilicio opportunamente drogato, e tali da garantire, oltre che l'isolamento elettrico tra le sacche, anche la contattatura delle regioni sepolte.

Come visto in relazione alle soluzioni note, a partire da un 15 materiale semiconduttore di tipo P, substrato 1, si effettua una fase di mascheratura, impianto e diffusione di drogante tipo N, necessario per la realizzazione di uno strato sepolto 2 di tipo N⁺ e si cresce quindi una regione epitassiale 3 di tipo N, come schematicamente illustrato in Figura 5.

Vantaggiosamente secondo l'invenzione, al completamento 20 della regione epitassiale 3, segue una fase ossidazione ed una di deposizione. In particolare, si realizza una ossidazione 6 di qualche centinaio di Angstrom e si deposita uno strato di nitruro 7 di silicio pirolitico dello spessore di circa 1000 Angstrom.

Segue quindi una fase di realizzazione dei trench 4*. In un 25

esempio preferito di realizzazione dell'invenzione, tali trench 4* sono realizzati tramite una fototecnica comprendente una deposizione di fotoresist, esposizione e sviluppo, attacco in sequenza del nitruro e dell'ossido termico sulle regioni prive di fotoresist e rimozione del 5 fotoresist, come illustrato schematicamente in Figura 5a.

La realizzazione dei trench prevede quindi un attacco a secco [dry] del sottostante silicio fino ad arrivare alle regioni sepolte 1 e 2, come illustrato schematicamente in Figura 5b.

L'attacco del silicio di superficie viene mascherato dal nitruro 10 precedentemente cresciuto e mascherato dal fotoresist depositato nella fase di fototecnica dei trench. Realizzati i trench, si provvede ad ossidarne le pareti tramite una fase di ossidazione.

E' opportuno notare che l'ossido cresce soltanto sulle pareti dei trench e non sulla superficie del dispositivo integrato data la 15 presenza del nitruro. Si procede quindi alla perforazione del fondo dei trench ossidato tramite un attacco a secco [dry], come illustrato schematicamente in Figura 5c.

Vantaggiosamente secondo l'invenzione, a questo punto i trench vengono riempiti con materiale conduttivo o con polisilicio, 20 tramite una fase di deposizione su tutta la superficie, come illustrato schematicamente in Figura 5d, in modo da assicurare il contatto dalla superficie delle regioni sepolte 1 e 2.

Nel caso di riempimento tramite polisilicio, occorre inoltre prevedere una fase di drogaggio dello stesso in grado di abbassarne la 25 resistività e formare così dei contatti ohmici sulle regioni sepolte 1 e 2.

I contatti possono essere ulteriormente migliorati realizzando una fase di impianto in channeling subito dopo avere perforato il fondo del trench.

E' opportuno notare che il drogaggio del polisilicio (così come l'eventuale arricchimento dei contatti) deve essere realizzato con del drogante avente lo stesso segno della regione sepolta da contattare (di tipo P per la regione 1 e di tipo N per la regione 2). La fase di drogaggio richiede quindi una fase di mascheratura selettiva e impianto (una per ogni tipo di drogante), subito dopo la fase di deposizione del polisilicio.

10 Dato che la diffusività dei droganti nel polisilicio è più alta che nel silicio, la concentrazione di drogante nelle regioni 5* all'interno dei trench risulta uniforme.

Vantaggiosamente secondo l'invenzione, è possibile eliminare una fase di mascheratura di arricchimento impiantando del drogante di tipo P (non ad altissima concentrazione) su tutta la superficie subito dopo la deposizione del polisilicio e compensare il drogante di tipo P con del drogante di tipo N tramite mascheratura ed impianto ad altissima concentrazione in corrispondenza delle regioni sepolte di tipo N.

20 In alternativa si utilizzano una deposizione di boro od un drogaggio in situ.

Una volta assicurato il contatto elettrico delle regioni sepolte, si procede ad una fase di planarizzazione della superficie tramite attacco chimico, in modo da eliminare lo strato di polisilicio, nitruro e ossido, precedentemente cresciuti per la definizione dei trench, come 25 illustrato schematicamente in Figura 5e.



A questo punto della lavorazione, i trench di dielettrico 4* e le relative regioni di contattatura 5* per le regioni sepolte risultano definiti.

Il processo di realizzazione del dispositivo integrato procede 5 quindi secondo i criteri di integrazione standard dei componenti (P-well, N-well, area attiva, regioni attive, arricchimenti, contatti, ecc.).

A partire dalla sequenza di processo descritta ed in funzione del tipo di applicazione richiesta, possono realizzarsi delle varianti di struttura per il dispositivo integrato ICnew secondo l'invenzione, alcune 10 delle quali sono illustrate nelle Figure da 6 a 10.

In particolare, come illustrato schematicamente in Figura 6, è possibile realizzare una pluralità di trench rispettivamente sulla regione 1 di tipo P (isolamento di bulk) o sulla regione 2 di tipo N (N+ sepolto). La regione di contatto tra la regione 1 e 2 e le rispettive regioni 4* e 5* si 15 estendono quindi su una superficie più grande e diminuiscono così la resistenza di contatto.

Vantaggiosamente secondo l'invenzione, è inoltre possibile realizzare una regione di dielettrico più ampia attorno al materiale conduttivo interno al trench, come illustrato schematicamente in Figura 20 7.

In una forma preferita di realizzazione di questa variante, è possibile realizzare due trench vicini ma con apertura diversa e distanza tale che durante la fase di ossidazione laterali delle pareti le regioni di ossidate risultino unite. In questo caso, il trench esterno deve avere 25 apertura più piccola del trench interno così da chiudersi completamente

durante la fase di ossidazione laterali delle pareti ed evitare il riempimento del materiale conduttivo.

Inoltre, come illustrato schematicamente in Figura 8, la regione di silicio residua tra due diversi trench può convenientemente 5 essere sfruttata per integrare dei componenti attivi o passivi, come ad esempio delle resistenze o delle capacità.

Vantaggiosamente secondo l'invenzione, oltre che per migliorare l'isolamento tra sacche contigue e compattare l'area di integrazione, la struttura di isolamento a trench riempiti secondo 10 invenzione può essere utilizzata anche per contattare delle regioni sepolte, ad esempio di componenti attivi ad alta o bassa tensione, come illustrato schematicamente in Figura 9.

Come si nota in tale Figura 9, in questo caso la struttura di isolamento a trench riempiti secondo invenzione permette di contattare 15 la regione di base e di emettitore di un componente bipolare integrato in tecnologia VIPower. In questo caso, infatti, le regioni conduttrive all'interno del trench, oltre a polarizzare le regioni sottostante, sono sollecitate anche in corrente.

L'area ed il numero dei trench devono essere pertanto scelti in 20 maniera opportuna in modo tale da permettere un corretto funzionamento del dispositivo integrato che li comprende.

Infine, la struttura di isolamento a trench riempiti secondo invenzione, permette di integrare strutture abbastanza complesse pur 25 con notevole risparmio di area rispetto alle strutture note, come schematicamente illustrato in Figura 10, che rappresenta una sezione

verticale di un dispositivo tipo emitter switching (MOS + bipolare nel caso illustrato), in cui sono stati eliminati i disturbi dovuti ai parassiti lateralì della struttura grazie alle regioni di dielettrico.

Si noti anche come banalmente la regione tra base ed
5 emettitore della Figura 10 costituisce un diodo sepolto e contattato alla superficie attraverso le regioni di contatto contornate da dielettrico.

In conclusione, il dispositivo integrato ICnew secondo l'invenzione comprende una struttura di isolamento a trench riempiti in grado di assicurare un corretto isolamento delle sacche in cui sono
10 integrati i componenti del dispositivo e di garantire al contempo la contattatura delle regioni profonde del dispositivo stesso, riducendo l'ingombro di tale struttura di isolamento e del dispositivo integrato nel suo complesso.

La presenza di questi trench riempiti risulta inoltre
15 vantaggiosa per realizzare semplici modifiche del dispositivo integrato ed aumentarne prestazioni ed affidabilità nei diversi tipi di applicazione.

RIVENDICAZIONI

1. Dispositivo integrato del tipo comprendente un substrato (1), sul quale sono stati realizzati uno strato sepolto (2) ed una regione epitassiale (3), nonché una struttura d'isolamento (10) atta a definire 5 una pluralità di sacche di isolamento (IS) per l'integrazione dei componenti del dispositivo integrato, caratterizzato dal fatto che detta struttura d'isolamento (10) comprende una pluralità di regioni dielettricamente isolate o trench di dielettrico (4*), internamente riempite con materiale conduttore a formare una pluralità di regioni di 10 contattatura (5*) verso regioni sepolte del dispositivo stesso, dette regioni sepolte comprendendo in particolare il substrato (1) e lo strato sepolto (2).

2. Dispositivo integrato secondo la rivendicazione 1, caratterizzato dal fatto che detti trench di dielettrico (4*) vengono 15 realizzati in corrispondenza dei bordi delle sacche di isolamento (IS) in contatto con detto strato sepolto (2).

3. Dispositivo integrato secondo la rivendicazione 1, caratterizzato dal fatto che detti trench di dielettrico (4*) vengono realizzati in corrispondenza ad aree comprese fra sacche di isolamento 20 (IS) adiacenti in contatto con detto substrato (1).

4. Dispositivo integrato secondo la rivendicazione 2, caratterizzato dal fatto che ogni sacca di isolamento (IS) comprende, in corrispondenza di ognuno dei suoi bordi, una pluralità di trench in contatto con detto strato sepolto (2).

25 5. Dispositivo integrato secondo la rivendicazione 3,



caratterizzato dal fatto che ogni area compresa fra sacche di isolamento (IS) adiacenti comprende una pluralità di trench in contatto con detto substrato (1).

6. Dispositivo integrato secondo la rivendicazione 1,
5 caratterizzato dal fatto che detta pluralità di trench (4*) comprende regioni di dielettrico spesso attorno alle regioni di contattatura (5*).

7. Dispositivo integrato secondo la rivendicazione 1,
caratterizzato dal fatto di comprendere componenti attivi o parassiti
integriti in regioni presenti fra due trench diversi di detta pluralità di
10 trench.

8. Dispositivo integrato secondo la rivendicazione 1,
caratterizzato dal fatto che detta struttura di isolamento (10) a trench
contatta regioni sepolte di componenti attivi ad alta o bassa tensione del
dispositivo integrato stesso.

15 9. Processo di realizzazione di un dispositivo integrato
comprendente una struttura di isolamento secondo una qualsiasi delle
precedenti rivendicazioni da 1 a 8, del tipo comprendente, a partire da
un substrato (1) di un primo tipo di drogante (P), le fasi di:

20 - mascheratura, impianto e diffusione di drogante di un
secondo tipo (N) per realizzare uno strato sepolto (2); e
- crescita di una regione epitassiale (3) di detto secondo
tipo di drogante (N)

caratterizzato dal fatto di comprendere le fasi di:

25 - realizzazione di un pluralità di trench (4*); e
- riempimento di tali trench (4*) con un materiale

conduttivo a formare una pluralità di regioni di contattatura (5*) degli strati sepolti (1,2) del dispositivo integrato stesso.

10. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 9, caratterizzato dal fatto che detta fase di realizzazione di un pluralità di trench (4*) comprende gli step di:

- ossidazione della regione epitassiale (3) e deposizione di uno strato di nitruro di silicio;
- deposizione di fotoresist, esposizione e sviluppo, attacco in sequenza del nitruro e dell'ossido termico sulle regioni prive di fotoresist e rimozione del fotoresist,
- attacco a secco [dry] del sottostante silicio fino ad arrivare a dette regioni sepolte (1, 2); e
- ossidazione delle pareti dei trench (4*).

15 11. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 10, caratterizzato dal fatto che detta fase di realizzazione di un pluralità di trench (4*) comprende inoltre lo step di:

- attacco a secco [dry] per perforare il fondo dei trench ossidati (4*).

12. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 11, caratterizzato dal fatto di prevedere inoltre, dopo la fase di attacco a secco, una fase di impianto in channeling.

25 13. Processo di realizzazione di un dispositivo integrato con

struttura d'isolamento secondo la rivendicazione 9, caratterizzato dal fatto che detta fase di riempimento dei trench (4*) con un materiale conduttivo comprende gli step di:

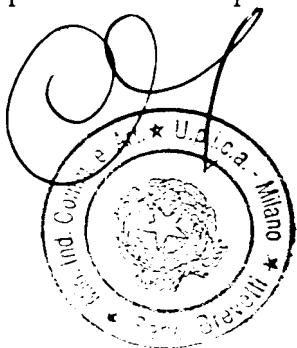
- deposizione su tutta la superficie di detto materiale 5 conduttore, in modo da assicurare il contatto dalla superficie di dette regioni sepolte (1, 2).

14. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 13, caratterizzato dal fatto che detto materiale conduttivo comprende polisilicio e della fase di 10 deposizione viene seguita da una fase di drogaggio del polisilicio per abbassarne la resistività e formare così contatti ohmici.

15. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 14, caratterizzato dal fatto che detta fase di drogaggio prevede una fase di mascheratura 15 selettiva e impianto, subito dopo la fase di deposizione del polisilicio.

16. Processo di realizzazione di un dispositivo integrato con struttura d'isolamento secondo la rivendicazione 14, caratterizzato dal fatto di prevedere le fasi di:

- impianto di detto primo tipo di drogante (P) su tutta la 20 superficie subito dopo la fase di deposizione del polisilicio; e
- mascheratura ed impianto ad altissima concentrazione in corrispondenza delle regioni sepolte di detto secondo tipo di drogante (N) per compensare detto primo tipo di drogante (P).



Ing. Barbara FERRARI
Iscr. Albo B.O. B.O. B.O.
D. 22. C. 1

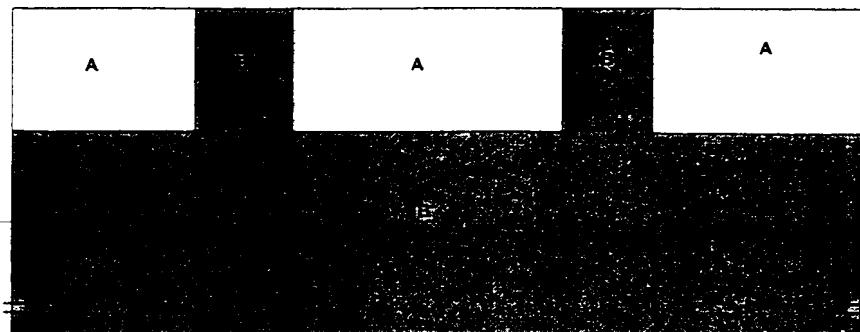


Figura 1

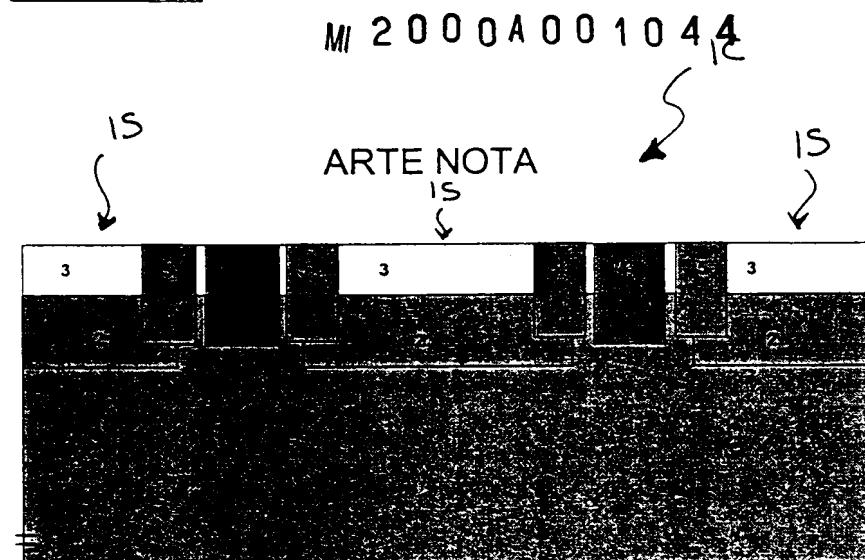
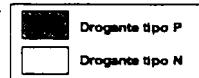


Figura 2

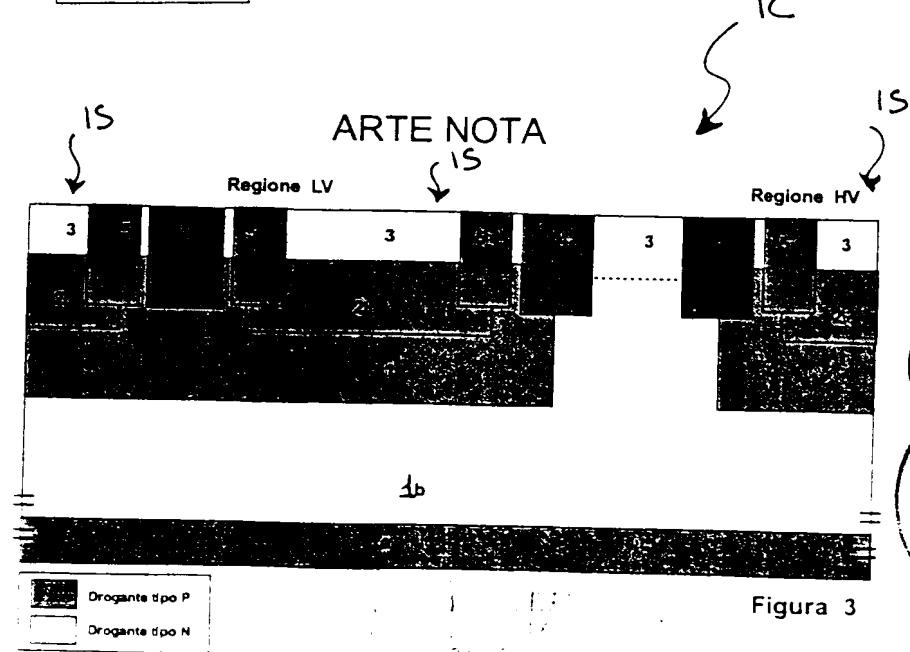


Figura 3

ICnew

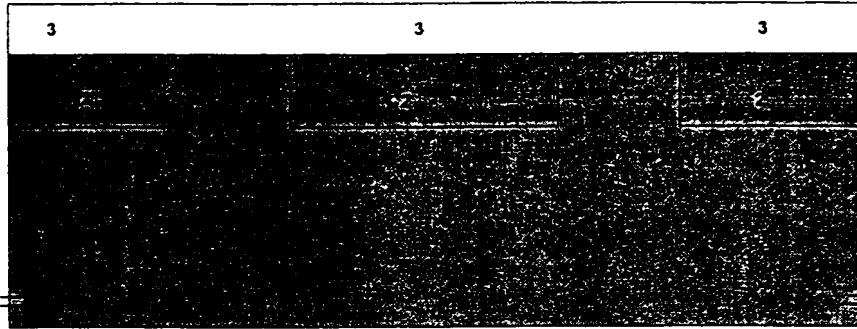


Figura 5

M 2 0 0 0 A 0 0 1 0 4 4

ICnew

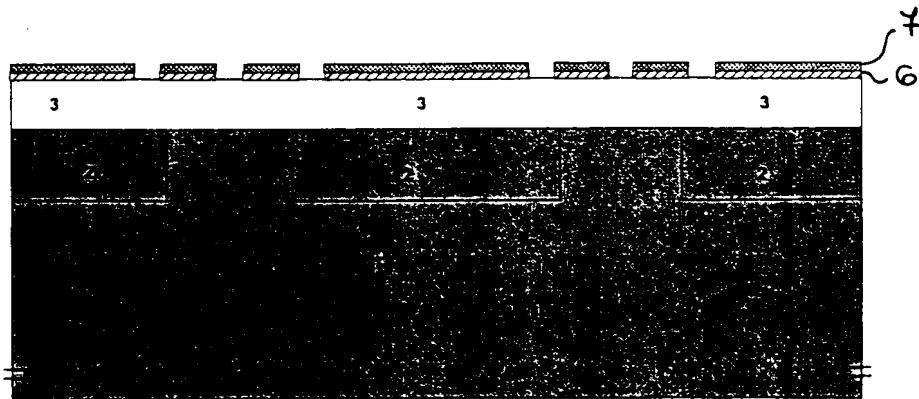
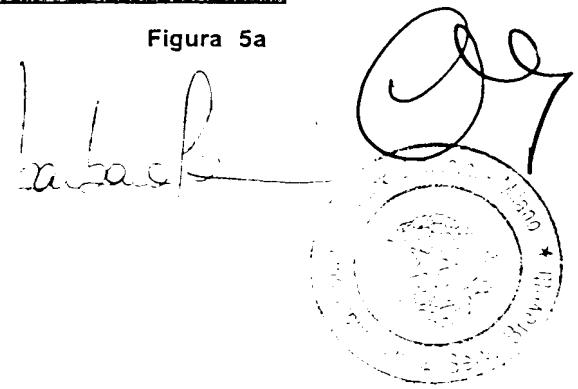


Figura 5a



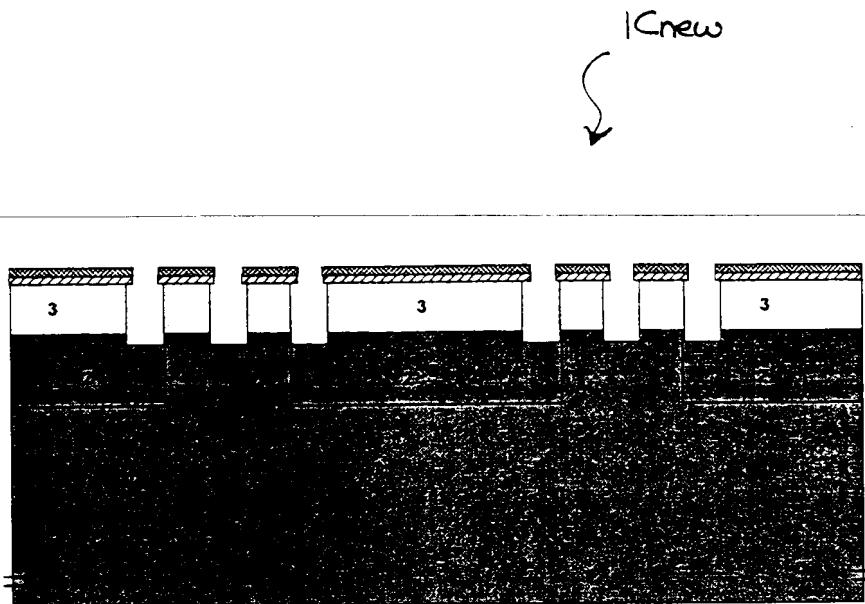


Figura 5b

M 2 0 0 0 A 0 0 1 0 4 4

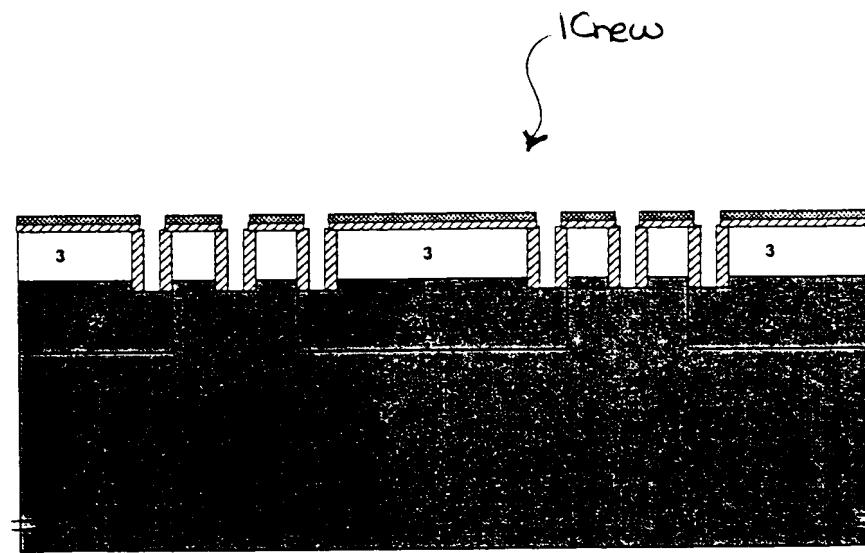
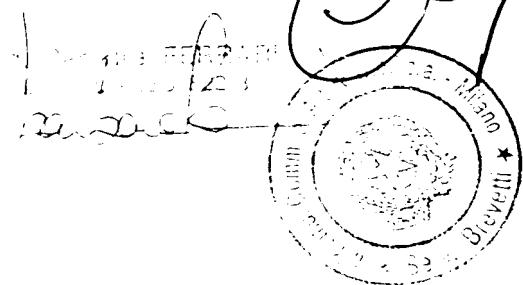


Figura 5c



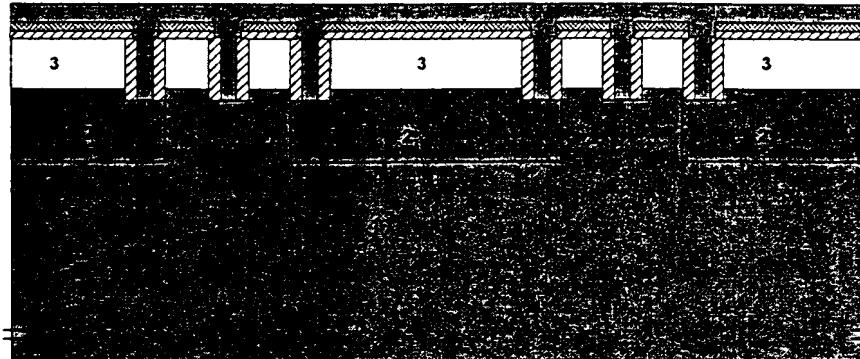


Figura 5d

M 2000A001044

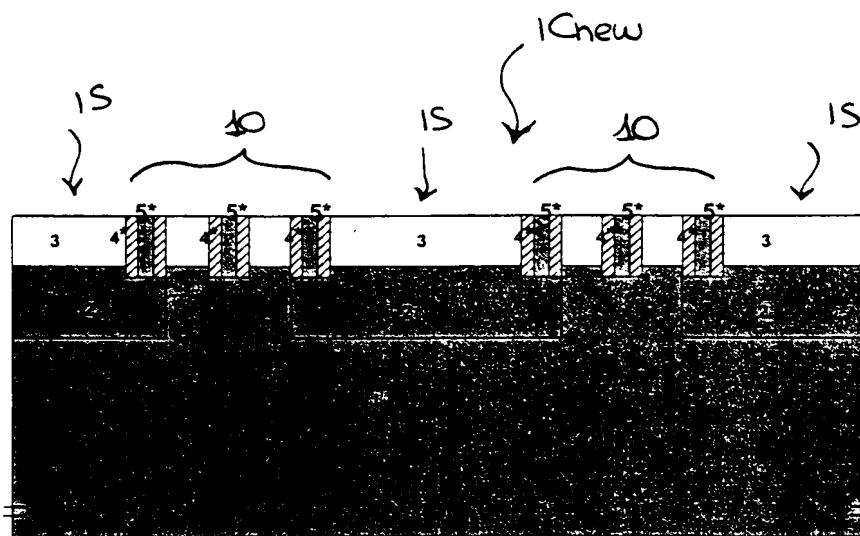
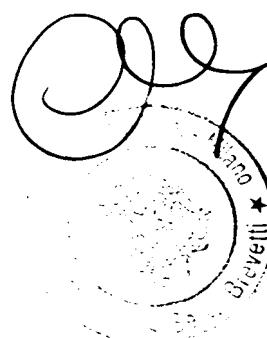
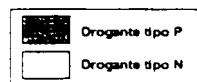


Figura 5e



1. 1970-71 REPORT
2. 2000

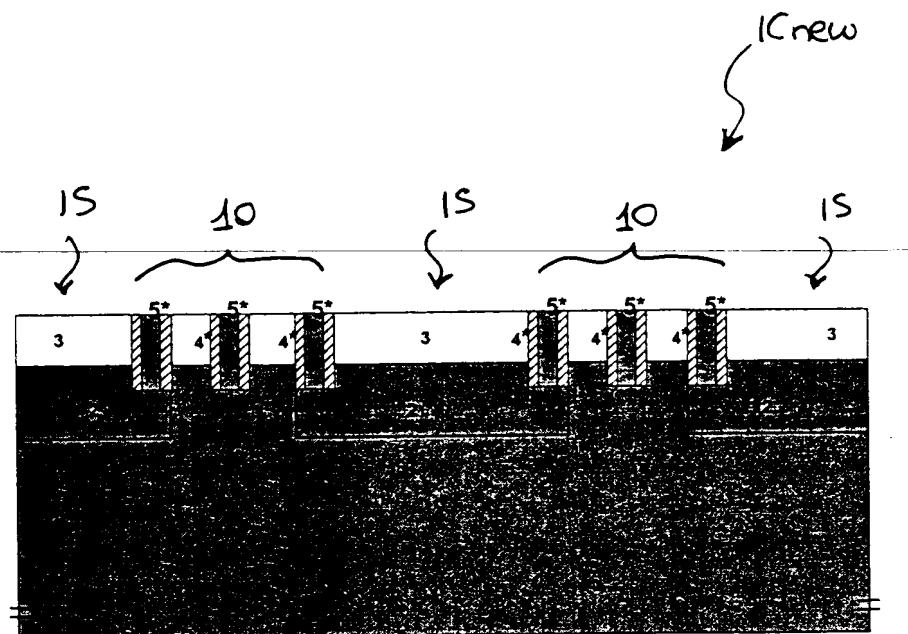


Figura 4

MI 2000A001044

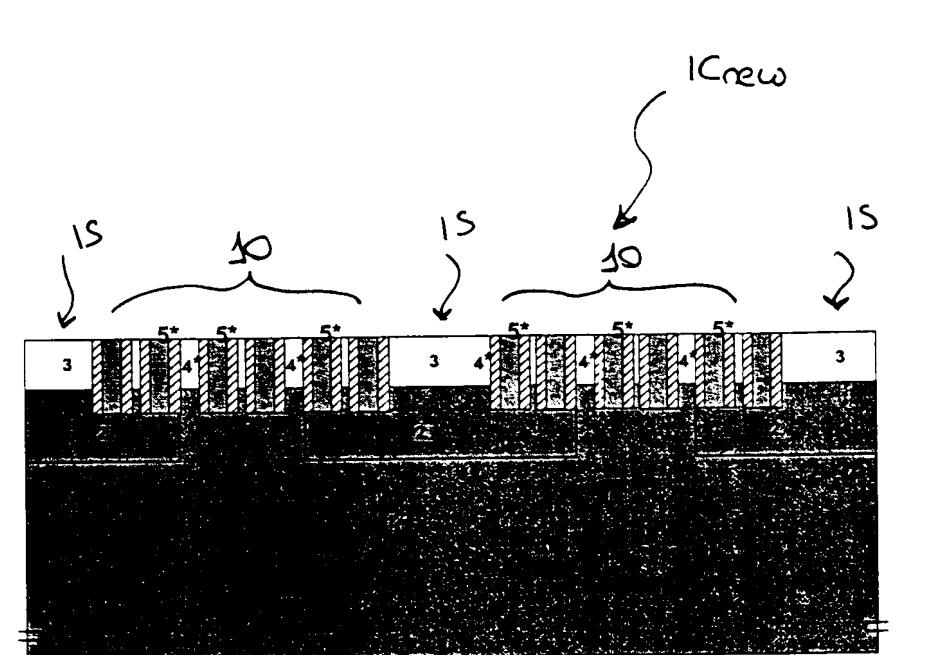
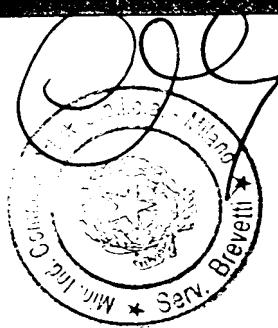


Figura 6



10.53 LIR 20000
MI 2000A001044
Brevetti
Min. ITC

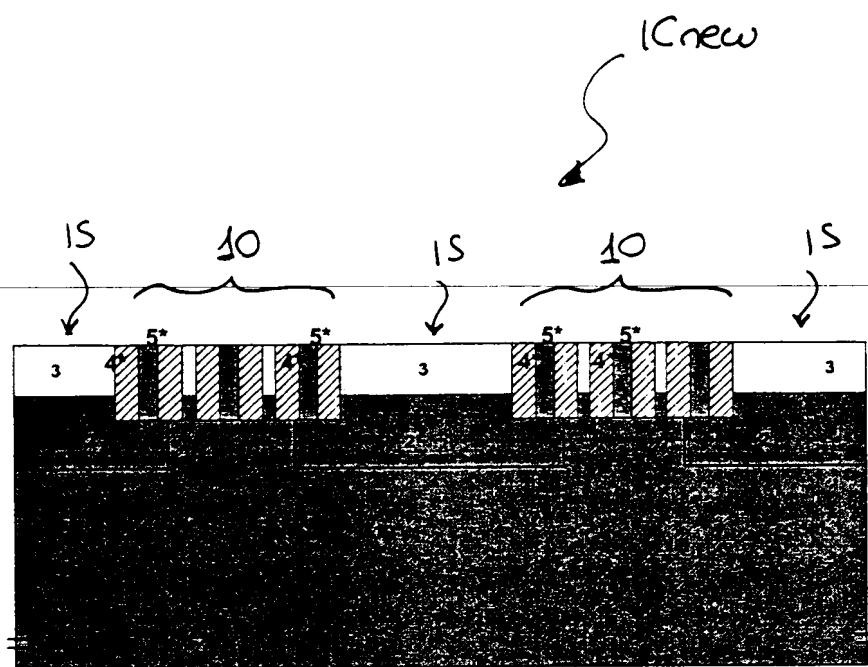
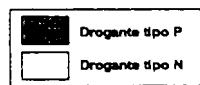


Figura 7



M 2000A001044

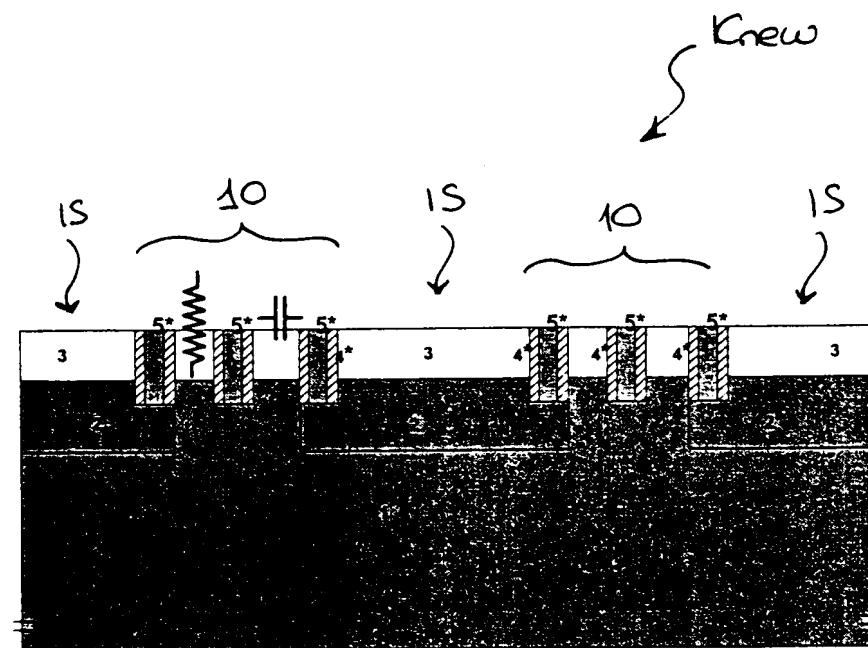
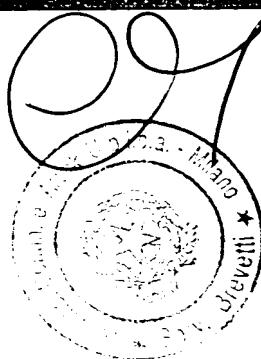
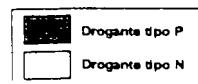


Figura 8



1. Giugno 2000
2. Roma
3. Giovanni

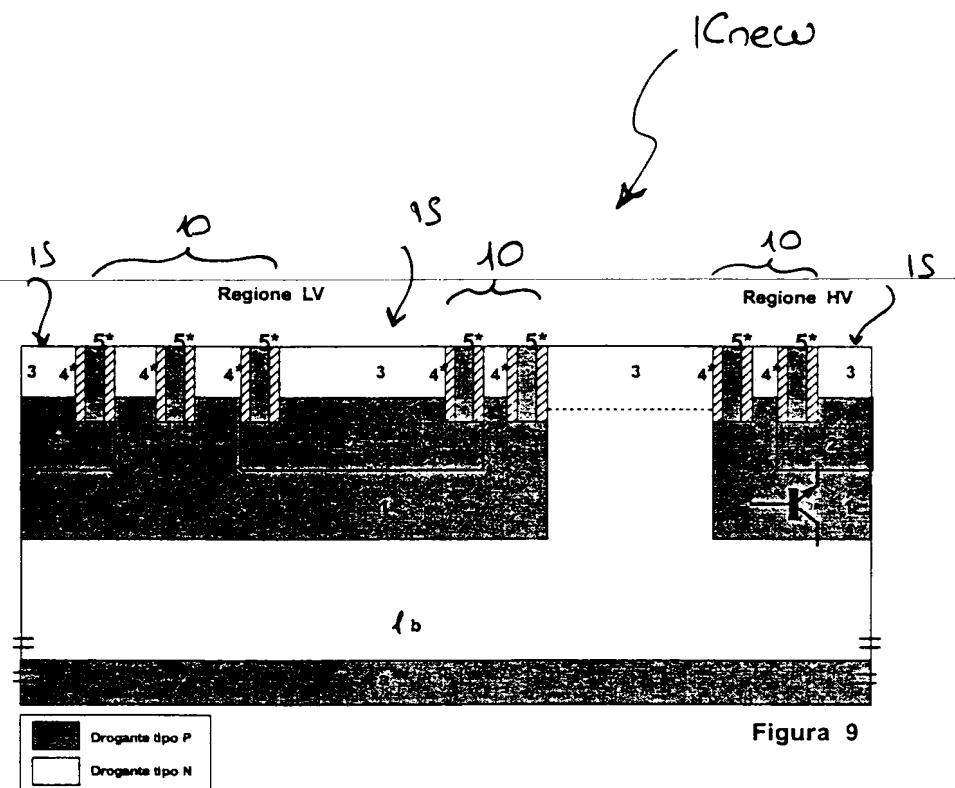


Figura 9

MI 2000A001044

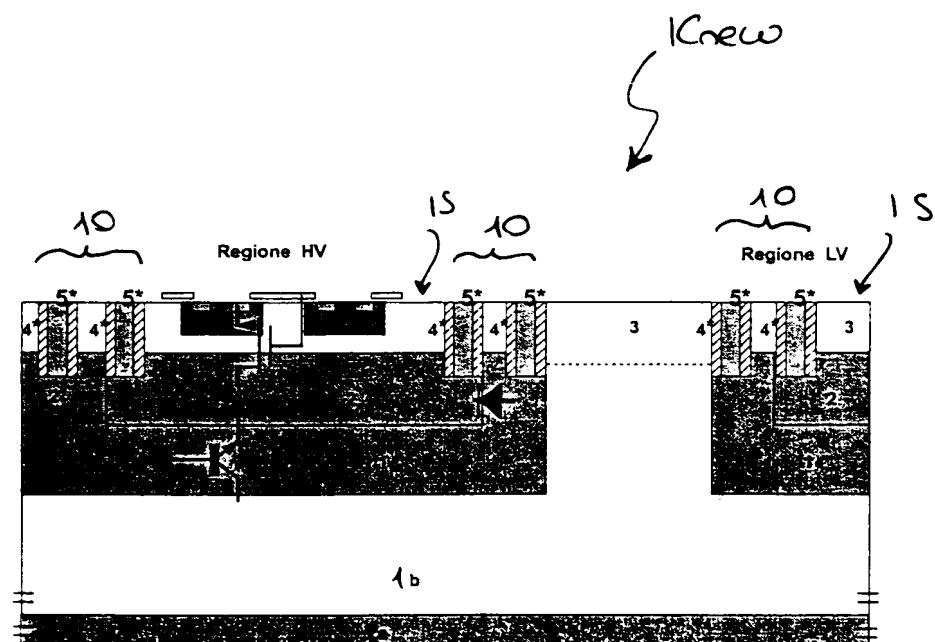
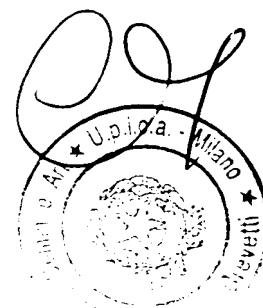


Figura 10



Ufficio Prove di Accertamento
Milano
Ufficio Prove di Accertamento
Roma